

## 帰還を掛けた状態での位相余裕をシミュレートする

2005.8.10 kephis @ nifty . com

### 【1. クローズド・ループの位相余裕とは】

オープン・ループのアンプの回路において、位相余裕をシミュレートしている例はよく見かける。では、クローズド・ループで位相余裕を見るにはどうしたらよいだろうか。

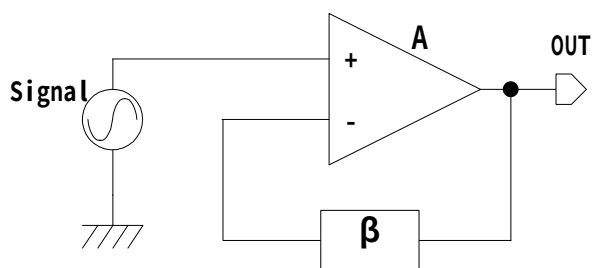


図 1

図 1 の非反転アンプにおける発振しない条件は、 $\angle A \beta$  が  $180[\text{DEG}]$  の時に  $|A \beta| < 1$  であれば発振しない。位相も含め、発振境界条件は  $A \beta = -1$  である。「位相余裕」というみかたをする場合、逆に  $|A \beta| = 1$  となる周波数における入出力間位相差が  $180[\text{DEG}]$  に対して何 DEG の余裕があるか、である。このループゲイン  $A \beta$  について、入出力間の電圧振幅比・位相差を見て、位相余裕がわかるのだろうか・・・ $\beta$  は複素数 ( $\beta_{(j\omega)}$ ) である場合がおおい。低周波数帯域であれば、通常  $\beta$  は定数であるが、高い周波数では  $A$  の位相と  $A \beta$  の位相が一致しない。普通のアンプは、この二つの位相が同じだ、と仮定し位相余裕を求めているが（文献 1 の p32 に黒田氏が書いている）、たとえば帰還ループに RC を入れる NF 型イコライザーアンプや、微小容量が特性に影響を与えるトランスインピーダンス・アンプのような、 $\beta$  の位相が問題となる場合には、 $\beta$  が複素数であり、 $A$  の位相と  $A \beta$  の位相とが異なることを考えなければならない。

したがって、帰還を掛けた状態で発振するかしないかを推測したりシミュレートしたりするためには、 $\beta$  を複素数として扱わねばならないのである。

（したがって文献 1・p32 に記載の位相余裕判定はあくまで簡易的方法なのである。）

この  $\beta$  を複素数として考えて、非反転アンプを例に取り、実際の RC で  $A \beta$  をあらわすように計算すると、R、C、それぞれ 2 個ずつしかないのでかわらず、相当複雑な式になり、まとめるのに苦労する。力技で強引に表計算ソフトで計算させることはできるが、ちょっとお見せするには憚る。

## 【2.非反転アンプのクローズド・ループの位相余裕】

実際の回路のクローズド・ループにおける位相余裕を見るには、測定は極めて難しい。ところが、シミュレーションであれば、見ることができる。

文献2のp73で岡村氏が述べている方法がある。図2参照。閉ループにセンサーとなる電圧源  $V_g$  を入れてその両端 ( $V_{out} \sim V_s$  間) を観測するのである。入力に信号は入れない。この方法であれば、まさに  $A \beta$  の電圧振幅比と位相差を観測することができる。これで正確なクローズド・ループでの位相余裕を知ることができ、それと同時に、オープン・ループのゲイン特性/位相特性も観測できる。それには±入力間にかかる電圧振幅と出力電圧との比または位相差を観測すればよい。

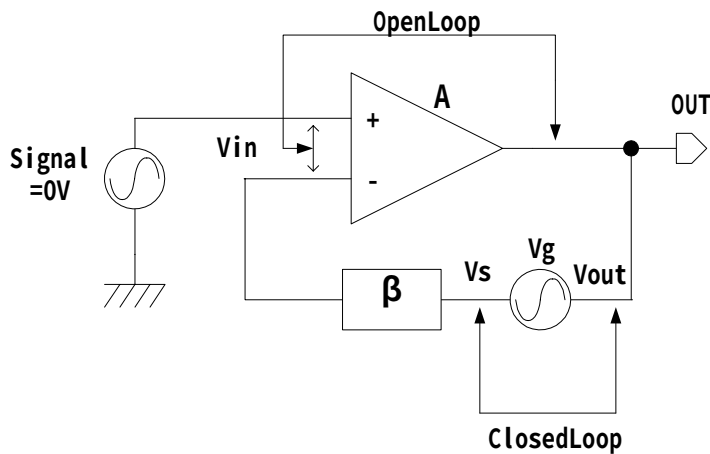


図 2

入力の Singal は 0V、つまり GND に接地でよい。

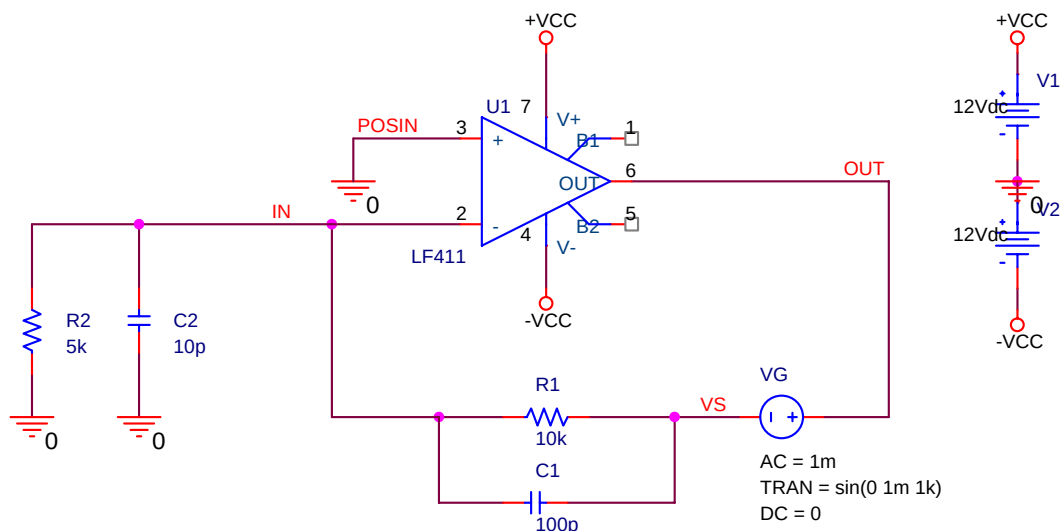


図3 非反転アンプのシミュレーション

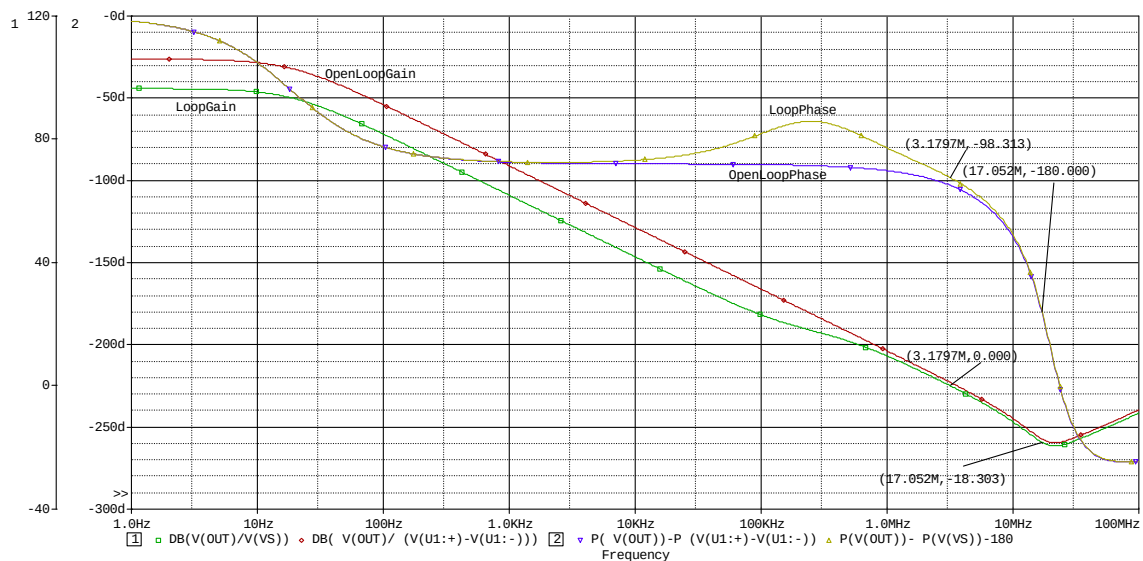


図4 図3のシミュレーション結果

ループゲインの位相と、オープン・ループ・ゲインの位相とが一致しない。まさに、 $\beta$ が複素数であるためだ。100kHzを超えたところでループゲインの位相が一度戻ってまた回転をはじめる。ちょうどそのときのループゲインの特性が徐々にオープン・ループ・ゲインに接近し始める。このポールはR1とC1が原因である。そう、この周波数（159kHz）を超えた周波数域では帰還量が100%に徐々に近づき、高域ではほぼループゲインとオープン・ループ・ゲインの特性が重なる。

低周波でのループゲインとオープン・ループ・ゲインとの差は約9.54dB=3倍である。 $1/\beta = 1 + R1/R2 = 3$ であり、一致している。

位相余裕は $180 - 98.3 = 81.7$ [DEG]と観測できる。十分に安定である。オープン・ループ特性とクロズド・ループ特性とを同時に観測も可能であり、視覚的に捕らえやすい。シミュレーションだと、こうもアンプの動作を容易にみることができるのである。なにより、クロズド・ループでの安定度がわかる。2nd ポールが比較的低い周波数にあるアンプで帰還を掛けるとピークを生じて発振するかしらないか微妙だ、という場合には威力を発揮することであろう。

### 【3. トランスインピーダンス・アンプの位相余裕】

では、同じようなクローズド・ループでなければ動作しないトランスインピーダンス・アンプで、位相余裕を見ることができるであろうか。

先に書いた私のレポート（文献3）に記載しているが、トランスインピーダンス・アンプの位相余裕は、実は非反転アンプにおける安定度と同等なのである。（文献3では、入力端子に発生する電圧ノイズに対するノイズゲインがすなわち非反転アンプのゲインと同等となるのでそれを利用している。）信号源である電流源はインピーダンス $\infty$ とみなされ（シミュレーション上では本当の $\infty$ となる）、アンプAの帰還の外部にあるため無視して、アンプの閉じたループで安定していればよろしい（図5-1）。非反転アンプの場合も、入力の電圧信号は0V、つまり接地として考えてよい（図5-2）。と考えると、下図（図5）に示すように図5-1と5-2とは、解析上はまったく同じ回路となるのがわかるとおもう。両方とも、前項2.でシミュレーションした回路：図3とまったく同じなのである。

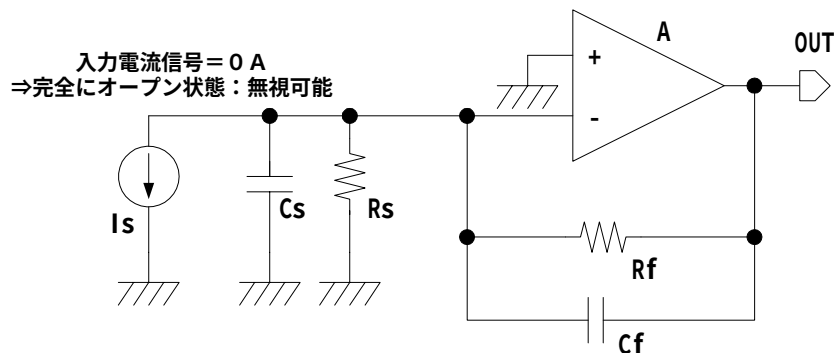


図5-1 トランスインピーダンス・アンプの場合

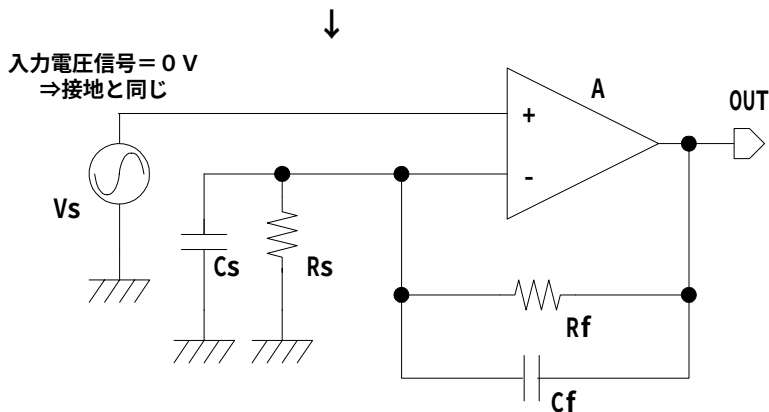


図5-2 非反転アンプの場合

図5 トランスインピーダンス・アンプと非反転アンプは同じ解析

わかりやすい解析にするため、図6のような、トランスインピーダンスの特性としてわざと高域でピークをもつアンプを作った。そのトランスインピーダンス特性が図7。

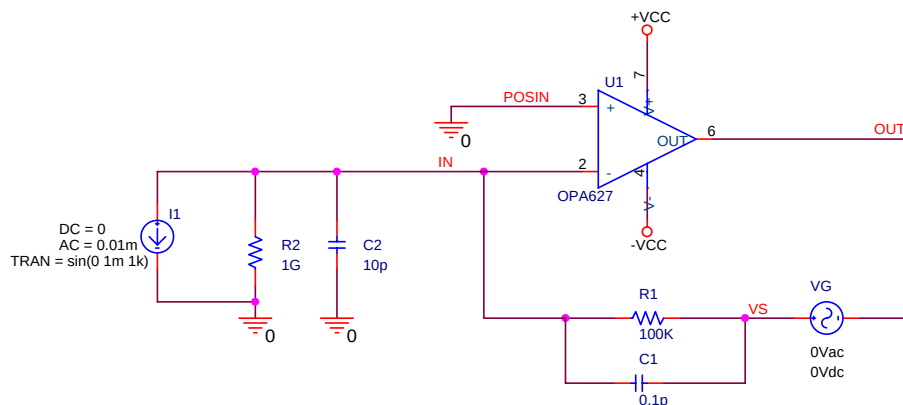


図6

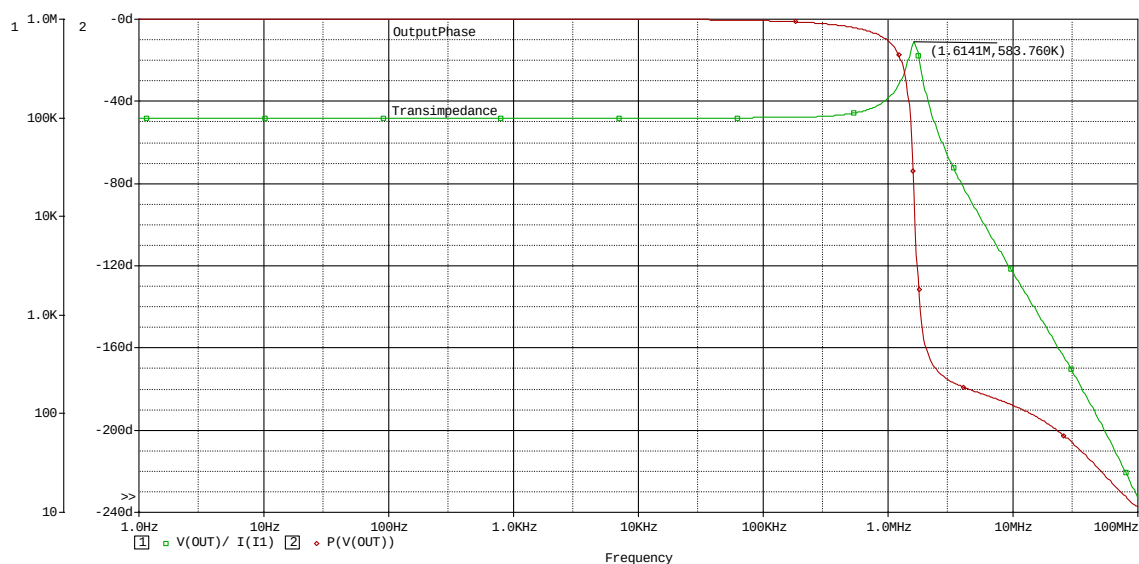


図7 図6のトランスインピーダンス周波数特性

トランスインピーダンスの周波数特性に、約 1.6MHz にてピークを持つ。この点でのトランスインピーダンスは 583 k $\Omega$  にもなる。+15.3dB。

この図6の回路の I1 の AC $\rightarrow$ 0 とし、VG を 0 $\rightarrow$ 0.01mAac にして位相余裕をシミュレートしたものが図8。

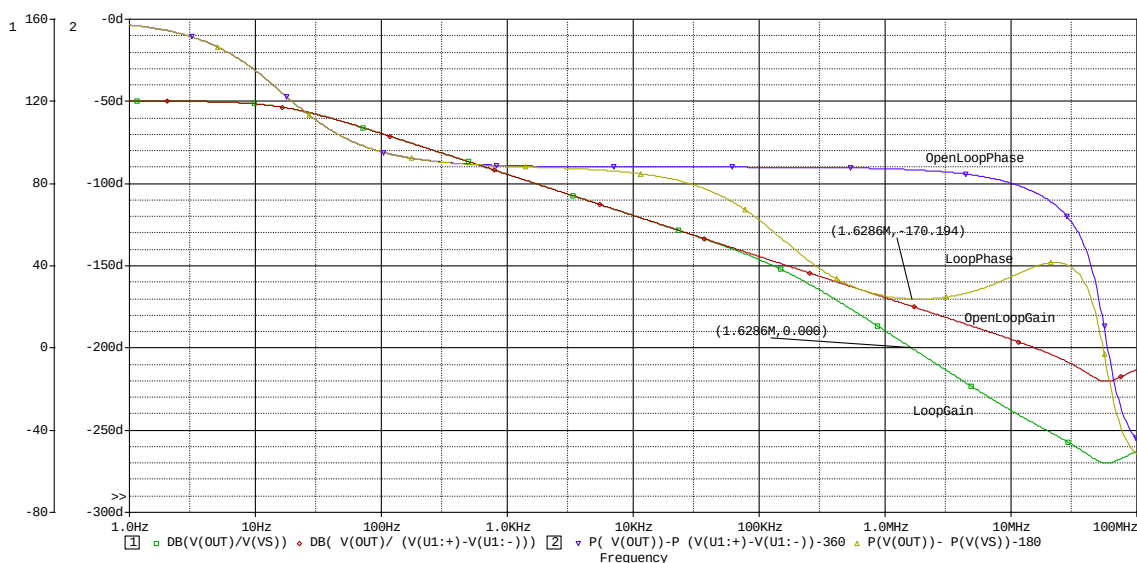


図8 図6の回路の位相余裕

図8をみると、位相余裕が10[DEG]に満たない。極めて発振する可能性が高い。当然なことである。高域にピークをもったトランスインピーダンス・アンプは、そのピークの周波数前後にて位相余裕がなくなることがわかる。

R2が極端に大きな値なので、低周波数帯域でのオープン・ループ・ゲインとループゲインは一致している。つまり低周波ではゲインは1倍である。

ところが、100kHzを超えたあたりからループ・ゲインが低下している。これは文献3を見てもらうとわかると思うが、この回路のR1とC2とのポールによる(159kHz)。まさにこのポールが図7の1.6MHzのピークを作り出している。(ピークの計算は文献3参照、かなり複雑な式になる。)

次に、図6のC1を1.5pFとして、トランスインピーダンスの周波数特性におけるピークを無くした(図9)。すると、ループゲインおよび位相余裕は図10のとおり。位相余裕が67.1[DEG]確保できた。

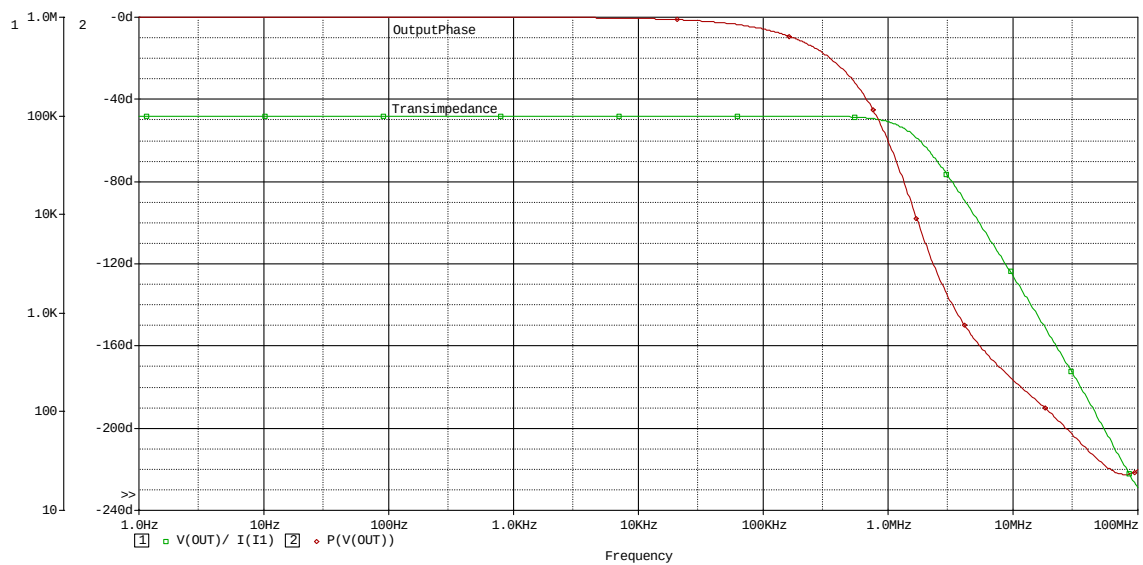


図9  $C_1=1.5\text{pF}$  としてピークを無くした場合のトランスインピーダンス周波数特性

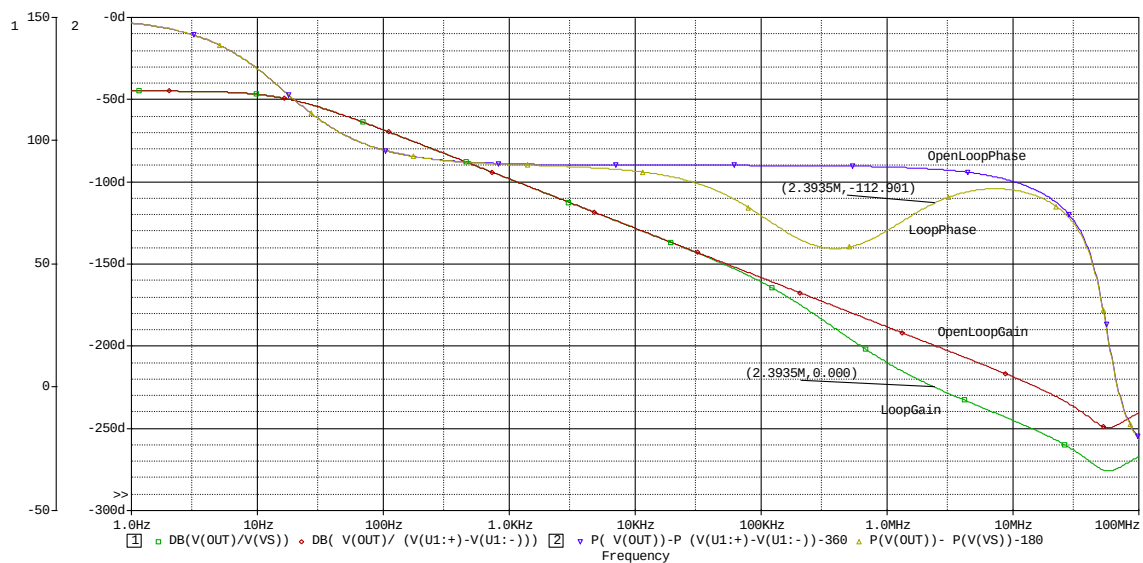


図10  $C_1=1.5\text{pF}$  とした場合の位相余裕

トランスインピーダンス・アンプは文献3のように極めて複雑な周波数特性や位相補正定数計算を必要とするが、このシミュレーションの手法で位相余裕を容易に推定できる。

トランスインピーダンス・アンプの周波数特性改善で良くやる手として、アンプのループ内部にもう一段高速アンプを入れることでGB積を増す、というものがある。この場合位相余裕がなくなることが予想され、そのような判断にはこの手法はもってこいである。

#### 【4.まとめ】

このように、シミュレーションにて文献2p・73～の手法をつかうと、実際には測定が難しいクロズド・ループでの正確な位相余裕を観測することができる。

また、ループゲインとオープン・ループ・ゲインの特性も同時にみることができ、負荷によってオープン・ループ特性が影響を受ける回路などもシミュレーションで解析が可能となる。

安定度の推定の困難なトランスインピーダンス・アンプなどの設計には、かなり役に立つ手法と考えられる。

=====

\*文献1：「解析 OPアンプ&トランジスタ活用」黒田徹著・CQ出版

\*文献2：「SPICEによるトランジスタ回路の設計」岡村廸夫著・CQ出版

\*文献3：本サイト内部「トランスインピーダンス・アンプの解析」kephis@nifty.com